

SmartSens 是一家全球领先的 CIS (CMOS Image Sensor) 供应商，公司由入选 “国家千人计划” 的徐辰博士及多名硅谷精英于 2011 年创立，在美国硅谷和中国上海拥有一支全球领先的研发团队，于 2014 年入选国家高新技术企业。

目前 SmartSens 在视频监控领域处于行业领先地位，公司目前年产值超过 10 亿元，每年 100% 的增长速度，跻身国内 IC 公司前 20 名。SmartSens 为 AI 领域提供高端 Global Shutter CIS 产品，已成为工业自动化、AR/VR、ADAS、无人机等领域的多家知名企业的战略合作伙伴。

自成立以来，Smartsens 一直以客户为核心，不断创新，致力于为客户提供高质量视频解决方案。详情请参见公司官网 www.smartsenstech.com

设计工程师

岗位职责

1. 定义和设计模块结构并编写 design spec 及 test plan ；
2. 使用 verilog 编写 rtl 级代码，并完成仿真验证；
3. 搭建 FPGA 测试平台进行芯片级测试验证；
4. 进行数字模块的芯片综合，时序分析及后仿真；
5. 编写完整的设计和验证报告。

任职要求

1. 电子类相关专业，本科及以上学历；
2. 熟悉 Linux 操作系统和 Cadence 软件；
3. 熟练掌握 Verilog 数字电路硬件编程语言；
4. 熟悉整个 IC 设计流程；
5. 熟悉 FPGA 验证平台；
6. 有数字图像处理经验的优先考虑；
7. 具有良好的英文表达，交流和写作能力；
8. 具有良好的团队合作精神。

工作地点

上海

聯絡或查詢

Dr. L.K. Wong

Tel: 852-55434142

Email: LK.Wong@smartsenstech.com